

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In Re Application of: Yu

Group Art Unit: Unassigned

Serial No.: Unassigned

Examiner: Unassigned

Filed: January 20, 2004

Docket No. 250122-1160

For: Active Matrix Display Precharging Circuit and Method Thereof

CLAIM OF PRIORITY TO AND
SUBMISSION OF CERTIFIED COPY OF REPUBLIC OF CHINA APPLICATION
PURSUANT TO 35 U.S.C. §119

Commissioner for Patents
P.O. Box 1450
Alexandria, Virginia 22313-1450

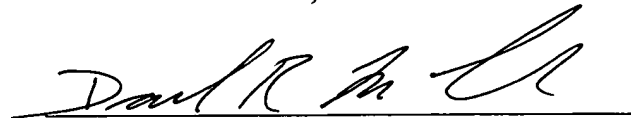
Sir:

In regard to the above-identified pending patent application and in accordance with 35 U.S.C. §119, Applicant hereby claims priority to and the benefit of the filing date of Republic of China patent application entitled, "Active Matrix Display Precharging Circuit and Method Thereof", filed January 24, 2003, and assigned serial number 92101570. Further pursuant to 35 U.S.C. §119, enclosed is a certified copy of the Republic of China patent application.

Respectfully Submitted,

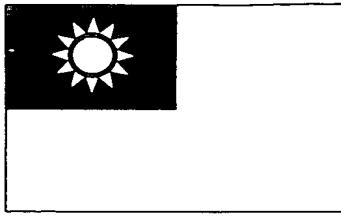
**THOMAS, KAYDEN, HORSTEMEYER
& RISLEY, L.L.P.**

By:



Daniel R. McClure, Reg. No. 38,962

100 Galleria Parkway, Suite 1750
Atlanta, Georgia 30339
770-933-9500



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder:

申請日：西元 2003 年 01 月 24 日
Application Date

申請案號：092101570
Application No.

申請人：友達光電股份有限公司
Applicant(s)

局長
Director General

蔡練生

發文日期：西元 2003 年 3 月 18 日
Issue Date

發文字號：09220263650
Serial No.

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中 文	主動矩陣式顯示器之預充電系統
	英 文	
二、 發明人 (共1人)	姓 名 (中 文)	1. 尤建盛
	姓 名 (英 文)	1. Jian-Shen Yu
	國 籍 (中 英 文)	1. 中華民國 TW
	住居所 (中 文)	1. 新竹市光復路一段89巷123之5號2樓
	住居所 (英 文)	1.
三、 申請人 (共1人)	名稱或 姓 名 (中 文)	1. 友達光電股份有限公司
	名稱或 姓 名 (英 文)	1.
	國 籍 (中 英 文)	1. 中華民國 ROC
	住居所 (營業所) (中 文)	1. 新竹科學工業園區新竹市力行二路一號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英 文)	1.
	代表人 (中 文)	1. 李焜耀
	代表人 (英 文)	1.



四、中文發明摘要 (發明名稱：主動矩陣式顯示器之預充電系統)

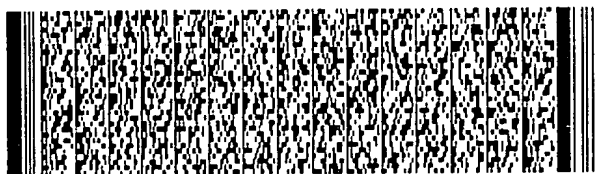
本發明提供一種預充電系統是用於一液晶顯示器，其具有複數資料線、複數掃描線、複數畫素，第一電壓源和第二電壓源，預充電系統包括：一預充電電路，其具有複數連接成具有二極體功能之第一電晶體，其第一端耦接於第一電壓源；第二電晶體，其第一端耦接於複數連接成具有二極體功能之第一電晶體的第二端，第二端耦接於複數資料線，控制端用以接收一正預充電信號；複數連接成具有二極體功能之第三電晶體，其第一端耦接於第二電壓源；以及第四電晶體，其具有第一端耦接於複數連接成具有二極體功能之第三電晶體的第二端，第二端耦接於對應之資料線，控制端用以接收一負預充電信號。

伍、(一)、本案代表圖為：第3圖。

(二)、本案代表圖之元件代表符號簡單說明：

100~預充電電路；

六、英文發明摘要 (發明名稱：)



四、中文發明摘要 (發明名稱：主動矩陣式顯示器之預充電系統)

TN1、TN2、T20~薄膜電晶體；

DN1、DN2、DN5~連接成具有二極體功能的薄膜電晶體；

DL1~資料線；

VDD~高電壓源；

VSS~低電壓源；

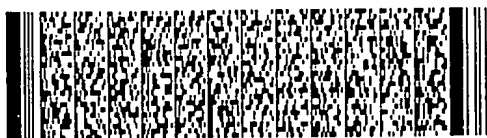
CSP~正預充電信號；

CSN~負預充電信號；

Clc~液晶顯示單元；

C1~保持電容。

六、英文發明摘要 (發明名稱：)



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

無

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

無

寄存機構：

寄存日期：

寄存號碼：

☐有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

無

寄存號碼：

☐熟習該項技術者易於獲得，不須寄存。



五、發明說明 (1)

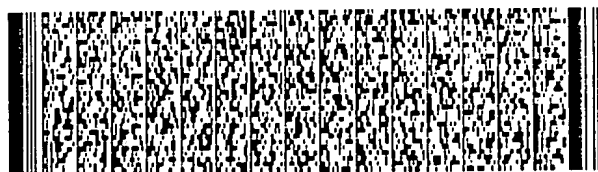
【發明所屬之技術領域】

本發明是有關於主動矩陣式顯示器之預充電系統。為了提高液晶顯示單元的反應速度，在資料線寫入資料之前，必須輸入預充電電壓於資料線，使得資料線的電壓提升到一既定位準。

【先前技術】

第1圖表示習知液晶顯示器。第2圖表示習知液晶顯示器的時序圖。如第1圖所示，垂直驅動電路V driver 1根據垂直時脈信號VCK，使得垂直起始信號VST同步，提供垂直掃描信號 Φ_{V1} 、 Φ_{V2} 、 Φ_{V3} 、 Φ_{VM} ，用以選擇閘極線X。水平驅動電路H driver 2在一畫面週期內，依序提供視訊信號VSIG給各信號線Y，因此液晶的視訊資料是依照點陣掃描方式寫入，信號線Y的一端具有水平開關HSW1、HSW2、HSW3、HSWN、用以耦接到視訊信號線3。水平驅動電路H driver 2根據水平時脈信號HCK，使得水平起始信號HST同步，提供取樣脈衝信號 Φ_{H1} 、 Φ_{H2} 、 Φ_{H3} 、 Φ_{HN} 用以控制對應之水平開關，並且取樣保持信號線Y的視訊信號。

在各信號線Y取樣視訊信號VSIG，預充電電路4提供預充電信號VPS給各信號線Y，預充電電路4配合預充電開關PSW1、PSW2、PSW3、PSW4耦接到各信號線Y的另一端。控制電路P driver 5控制預充電開關PSW的導通或是關閉，提供預充電信號VPS給各信號線Y。類似水平驅動電路H driver 2，根據水平時脈信號PCK，使得預充電起始信號PST同步，提供預充電取樣脈衝信號 Φ_{P1} 、 Φ_{P2} 、 Φ_{P3} 、 Φ_{PN}



五、發明說明 (2)

給各預充電開關PSW。

習知液晶顯示器需要一額外的預充電信號VPS，用以提供信號線上液晶畫素灰階所需要的電壓。

【發明內容】

有鑑於此，本發明提供一種預充電系統是用於一液晶顯示器，其具有複數資料線、複數掃描線、複數畫素，第一電壓源和第二電壓源，預充電系統包括：一預充電電路，其具有複數連接成具有二極體功能之第一電晶體，其第一端耦接於第一電壓源；第二電晶體，其第一端耦接於複數連接成具有二極體功能之第一電晶體的第二端，第二端耦接於複數資料線，控制端用以接收一正預充電信號；複數連接成具有二極體功能之第三電晶體，其具有第一端耦接於第二電壓源；以及第四電晶體，其具有第一端耦接於複數連接成具有二極體功能之第三電晶體的第二端，第二端耦接於對應之資料線，控制端用以接收一負預充電信號。

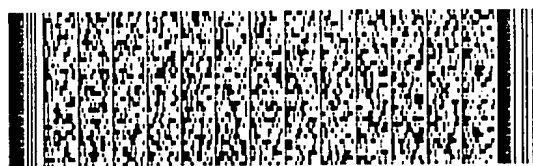
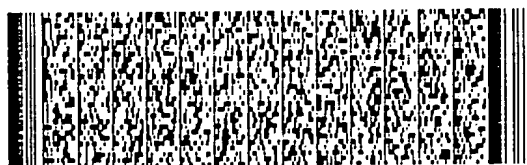
為了讓本發明之上述和其他目的、特徵、和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖示，作詳細說明如下。

【實施方式】

實施例

第一實施例

第3圖表示本發明第一實施例之預充電電路。如第3圖所示，預充電電路100包含薄膜電晶體TN1、TN2，連接成



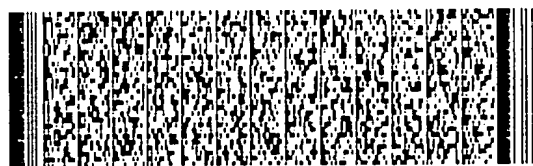
五、發明說明 (3)

具有二極體功能的薄膜電晶體DN1、DN2、DN5。其中高電壓源VDD藉由連接成具有二極體功能的薄膜電晶體DN1、DN2和薄膜電晶體TN1耦接到資料線DL1，低電壓源VSS藉由連接成具有二極體功能的薄膜電晶體DN5和薄膜電晶體TN2耦接到資料線DL1。薄膜電晶體TN1的閘極藉由正預充電信號CSP控制，薄膜電晶體TN2的閘極藉由負預充電信號CSN控制。

資料線DL1藉由薄膜電晶體T20耦接到液晶顯示單元Clc，以及保持電容C1。

假設高電壓源VDD的電壓為10V，低電壓源電壓為0V，共通電壓Vcom為4V，連接成具有二極體功能的薄膜電晶體DN1、DN2、DN5的臨界電壓(threshold voltage)為2V，則正預充電電壓為高電壓源VDD的電壓減去連接成具有二極體功能的薄膜電晶體DN1、DN2的臨界電壓(threshold voltage)， $10-2-2=6V$ ，負預充電電壓為低電壓源VSS的電壓加上連接成具有二極體功能的薄膜電晶體DN5的臨界電壓(threshold voltage)， $0+2=2V$ 。

第4圖表示本發明第一實施例的時序圖。在資料線DL1寫入資料之前(在時間t1之前)正預充電信號CSP為高位準，導通薄膜電晶體TN1，A點，也就是資料線DL1充電到正預充電電壓，並且藉由電晶體T20，正預充電電壓耦合到液晶顯示單元Clc以及保持電容C1，接著資料線DL1寫入資料。在資料線DL1寫入資料之前(在時間t2之前)負預充電信號CSN為高位準導通薄膜電晶體TN2，資料線DL1放電到



五、發明說明 (4)

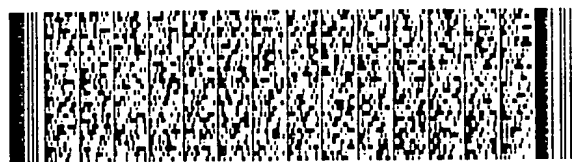
負預充電電壓，並且藉由電晶體T20，負預充電電壓耦合到液晶顯示單元Clc以及保持電容C1，接著資料線DL1寫入資料。本實施例可以配合相鄰列畫素極性反轉的驅動方式，以及每一畫面的極性反轉的驅動方式。

本發明的預充電電路不需要外加電路用以產生預充電電壓，直接由已經具備的高電壓源VDD和低電壓源VSS以及連接成具有二極體功能的薄膜電晶體DN1、DN2、DN3產生所需要的正預充電電壓以及負預充電電壓，正負預充電電壓的位準由連接成具有二極體功能的薄膜電晶體的數目決定。

第二實施例

第5圖表示本發明第二實施例之預充電電路。如第5圖所示，預充電電路120包含薄膜電晶體TP1、TN2，連接成具有二極體功能的薄膜電晶體DN1、DN2、DP5。其中高電壓源VDD藉由連接成具有二極體功能的薄膜電晶體DN1、DN2和薄膜電晶體TP1耦接到資料線DL1，低電壓源VSS藉由連接成具有二極體功能的薄膜電晶體DP5和薄膜電晶體TN2耦接到資料線DL1。薄膜電晶體TP1的閘極藉由正預充電信號CSP控制，薄膜電晶體TN2的閘極藉由負預充電信號CSN控制。

假設高電壓源VDD的電壓為10V，低電壓源電壓為0V，共通電壓Vcom為4V，連接成具有二極體功能的薄膜電晶體DN1、DN2、DP5的臨界電壓(threshold voltage)為2V，則



五、發明說明 (5)

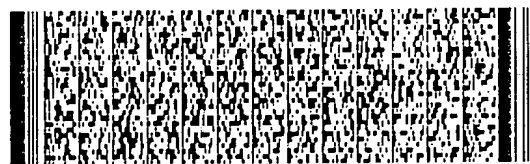
正預充電電壓為高電壓源VDD的電壓減去連接成具有二極體功能的薄膜電晶體DN1、DN2的臨界電壓(threshold voltage)， $10-2-2=6V$ ，負預充電電壓為低電壓源VSS的電壓加上連接成具有二極體功能的薄膜電晶體DP5的臨界電壓(threshold voltage)， $0+2=2V$ 。

第6圖表示本發明第二實施例的時序圖。在資料線DL1寫入資料之前(在時間t1之前)正預充電信號CSP為低位準，導通薄膜電晶體TP1，資料線DL1充電到正預充電電壓，並且藉由電晶體T20，正預充電電壓耦合到液晶顯示單元Clc以及保持電容C1，接著資料線DL1寫入資料。在資料線DL1寫入資料之前(在時間t2之前)負預充電信號CSN為高位準導通薄膜電晶體TN2，A點電壓為負預充電電壓，並且藉由電晶體T20，負預充電電壓耦合到液晶顯示單元Clc以及保持電容C1，接著資料線DL1寫入資料。

第三實施例

第7圖表示本發明第三實施例之預充電陣列。如第7圖所示，預充電陣列包含預充電電路PDL1、PDL2、PDL3、PDL4，資料線DL1、DL2、DL3、DL4。其中高電壓源VDD和低電壓源VSS藉由預充電電路PDL1、PDL2、PDL3、PDL4分別耦接到資料線DL1、DL2、DL3、DL4。薄膜電晶體TN1的閘極藉由正預充電信號CSP控制，薄膜電晶體TN2的閘極藉由負預充電信號CSN控制。

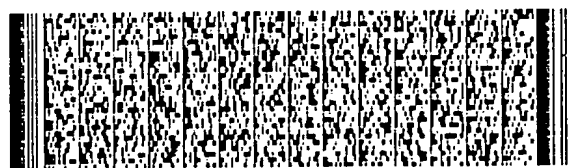
第8圖表示本發明第三實施例的時序圖。在資料線DL1



五、發明說明 (6)

、DL2、DL3、DL4寫入資料之前，正預充電信號CSP必須先導通所有預充電電路PDL1、PDL2、PDL3、PDL4的薄膜電晶體TN1，負預充電信號CSN必須先導通所有預充電電路PDL1、PDL2、PDL3、PDL4的薄膜電晶體TN2，使得液晶顯示單元C1c以及保持電容C1預充電至高電壓或是低電壓。因此正預充電信號CSP和負預充電信號CSN是由各列掃描信號產生，掃描信號GN產生週期 T_n 的正預充電信號CSP，掃描信號GN+1產生週期 T_{n+1} 的負預充電信號CSN，掃描信號GN+2產生週期 T_{n+2} 的正預充電信號CSP。

第9圖表示本發明第三實施例之控制電路。如第9圖所示，控制電路250包含一選擇電路200、一位準移位器20。選擇電路200包含輸入端，選擇端A，互補選擇端B，第一輸出端，第二輸出端，薄膜電晶體TN1、TN2，傳輸閘TG1、TG2。選擇端A耦接到傳輸閘TG1的第一閘極(P型薄膜電晶體的閘極)和傳輸閘TG2的第二閘極(N型薄膜電晶體的閘極)和薄膜電晶體TN1的閘極，並且藉由位準移位器(level shifter)20耦接到時脈信號VCK，互補選擇端B耦接到傳輸閘TG1的第二閘極(N型薄膜電晶體的閘極)和傳輸閘TG2的第一閘極(P型薄膜電晶體的閘極)和薄膜電晶體TN1的閘極，並且藉由位準移位器(level shifter)20耦接到互補時脈信號XVCK。傳輸閘TG1的第一端為第一輸出端，耦接到薄膜電晶體TN1並且用以輸出正預充電信號CSP。傳輸閘TG2的第一端為第二輸出端，耦接到薄膜電晶體TN2並且用以輸出負預充電信號CSN。傳輸閘TG1和TG2第二



五、發明說明 (7)

端耦接到輸入端，用以接收資料緩衝器的水平起始信號HST或是移位暫存器的HSR。控制電路250適用在玻璃覆晶封裝(on-glass)。

第10圖表示第9圖的時序圖。在周期 T_n ，掃描驅動器(未圖示出)的時脈信號VCK為低位準，互補時脈信號XVCK為高位準，因此傳輸閘TG1導通，水平起始信號HST或是移位暫存器的HSR產生正預充電信號CSP，傳輸閘TG2不導通，薄膜電晶體TN2導通，耦接到一低電位，負預充電信號CSN不作用。在周期 T_{n+1} ，時脈信號VCK為高位準，互補時脈信號XVCK為低位準，因此傳輸閘TG2導通，水平起始信號HST或是移位暫存器的HSR產生負預充電信號CSN，傳輸閘TG1不導通，薄膜電晶體TN1導通，耦接到一低電位，正預充電信號CSP不作用。

第11圖表示本發明第三實施例之控制電路。如第11圖所示，控制電路260包含選擇電路200，一位元計數器30，反相器32。選擇端A耦接到一位元計數器30的輸出端，反相器32的輸入端耦接到一位元計數器30的輸出端，互補選擇端B耦接到反相器32的輸出端。控制電路260適用在玻璃覆晶封裝(on-glass)。

第12圖表示第11圖的時序圖。在周期 T_n ，水平起始信號HST觸發一位元計數器30，選擇端A為高位準，互補選擇端B為低位準，傳輸閘TG1導通，傳輸閘TG2不導通，經過一段時間延遲 T_d ，移位暫存器藉由水平起始信號HST產生HSR，HSR產生正預充電信號CSP，薄膜電晶體TN2導通，



五、發明說明 (8)

耦接到一低電位，負預充電信號CSN不作用。在周期 T_{n+1} ，水平起始信號HST觸發一位元計數器30，選擇端A為低位準，互補選擇端B為高位準，傳輸閘TG1不導通，傳輸閘TG2導通，經過一段時間延遲 T_d ，移位暫存器藉由水平起始信號HST產生HSR，HSR產生負預充電信號CSN，薄膜電晶體TN1導通，耦接到一低電位，正預充電信號CSP不作用。

第四實施例

第13圖表示本發明第四實施例之預充電陣列。如第13圖所示，預充電陣列包含預充電電路PDLN、PDLN+1、PDLN+2、PDLN+3，資料線DLN、DLN+1、DLN+2、DLN+3，控制電路TCRN、TCRN+2。其中高電壓源VDD和低電壓源VSS藉由預充電電路PDLN、PDLN+1、PDLN+2、PDLN+3分別耦接到資料線DLN、DLN+1、DLN+2、DLN+3。

預充電電路PDLN、PDLN+1薄膜電晶體TN1、TN2的閘極藉由控制電路TCRN產生的正預充電信號CSP與負預充電信號CSN所控制。預充電電路PDLN+2、PDLN+3薄膜電晶體TN1、TN2的閘極藉由控制電路TCRN+2產生的正預充電信號CSP與負預充電信號CSN所控制。其中控制電路TCRN、TCRN+2可以是第9圖的控制電路250或是第11圖的控制電路260。

雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



圖式簡單說明

第1圖表示習知液晶顯示器。

第2圖表示習知液晶顯示器的時序圖。

第3圖表示本發明第一實施例之預充電電路。

第4圖表示本發明第一實施例的時序圖。

第5圖表示本發明第二實施例之預充電電路。

第6圖表示本發明第二實施例的時序圖。

第7圖表示本發明第三實施例之預充電陣列。

第8圖表示本發明第三實施例的時序圖。

第9圖表示本發明第三實施例之控制電路。

第10圖表示第9圖的時序圖。

第11圖表示本發明第三實施例之控制電路。

第12圖表示第11圖的時序圖。

第13圖表示本發明第四實施例之預充電陣列。

【符號說明】

100~預充電電路；

120~預充電電路；

250~控制電路；

260~控制電路；

TN1、TN2、T20~薄膜電晶體；

DN1、DN2、DN5~連接成具有二極體功能的薄膜電晶體；

DL1~資料線；

VDD~高電壓源；

VSS~低電壓源；



圖式簡單說明

CSP~ 正預充電信號；

CSN~ 負預充電信號；

Clc~ 液晶顯示單元；

C1~ 保持電容。



六、申請專利範圍

1. 一種預充電系統，適用於一主動矩陣式顯示器，上述主動矩陣式顯示器具有複數資料線、複數掃描線、複數畫素，第一電壓源和第二電壓源，上述預充電系統包括：

一預充電電路，其具有複數連接成具有二極體功能之第一電晶體，其第一端耦接於上述第一電壓源；

第二電晶體，其第一端耦接於上述複數連接成具有二極體功能之第一電晶體的第二端，第二端耦接於上述複數資料線，控制端用以接收一正預充電信號；

複數連接成具有二極體功能之第三電晶體，其第一端耦接於上述第二電壓源；以及

第四電晶體，其第一端耦接於上述複數連接成具有二極體功能之第三電晶體的第二端，第二端耦接於對應之上述資料線，控制端用以接收一負預充電信號。

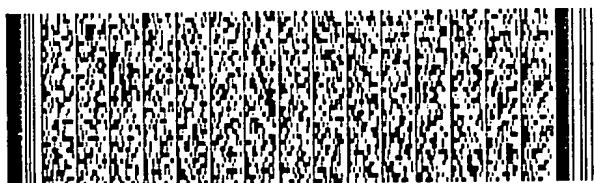
2. 如專利申請範圍第1項所述之預充電系統，其中，上述複數連接成具有二極體功能之第一電晶體為N型薄膜電晶體。

3. 如專利申請範圍第1項所述之預充電系統，其中，上述第二電晶體為N型薄膜電晶體。

4. 如專利申請範圍第1項所述之預充電系統，其中，上述第二電晶體為P型薄膜電晶體。

5. 如專利申請範圍第1項所述之預充電系統，其中，上述複數連接成具有二極體功能之第三電晶體為N型薄膜電晶體。

6. 如專利申請範圍第1項所述之預充電系統，其中，



六、申請專利範圍

上述複數連接成具有二極體功能之第三電晶體為P型薄膜電晶體。

7. 如專利申請範圍第1項所述之預充電系統，其中，上述第二電晶體為N型薄膜電晶體。

8. 如專利申請範圍第1項所述之預充電系統，其更包括複數預充電電路耦接到對應之複數資料線。

9. 如專利申請範圍第8項所述之預充電系統，其更包括一控制電路用以產生上述正預充電信號和上述負預充電信號。

10. 如專利申請範圍第9項所述之預充電系統，其中上述控制電路包括：

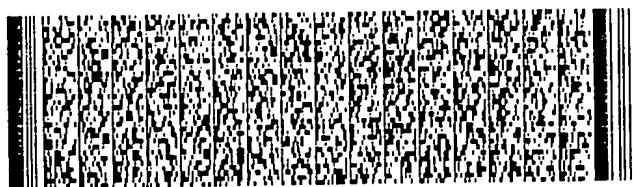
一選擇電路，其具有一輸入端，選擇端，互補選擇端，第一輸出端，第二輸出端，輸入端接收一起始脈衝信號，選擇端和互補選擇端用以致能第一輸出端或是第二輸出端；以及

一位準移位器，其接收一時脈信號，一互補時脈信號，耦合到上述選擇端和上述互補選擇端。

11. 如專利申請範圍第9項所述之預充電系統，其中上述控制電路包括：

一選擇電路，其具有一輸入端，選擇端，互補選擇端，第一輸出端，第二輸出端，輸入端接收一起始脈衝信號，選擇端和互補選擇端用以致能第一輸出端或是第二輸出端；

一位元計數器，其輸入端接收一起始脈衝信號，輸出端



六、申請專利範圍

耦接到上述選擇端；以及

一反相器，其輸入端耦接到上述一位元計數器輸出端，輸出端耦接到上述互補選擇端。

12. 如專利申請範圍第11項所述之預充電系統，其中上述選擇電路包括：

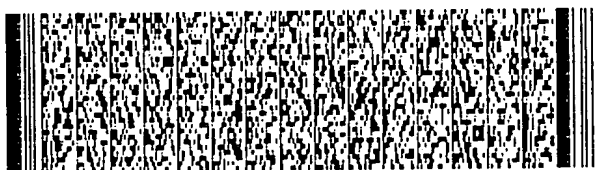
第一傳輸閘，其具有第一端耦接到上述輸入端，第二端，第一閘極耦接到上述選擇端，第二閘極耦接到上述互補選端；

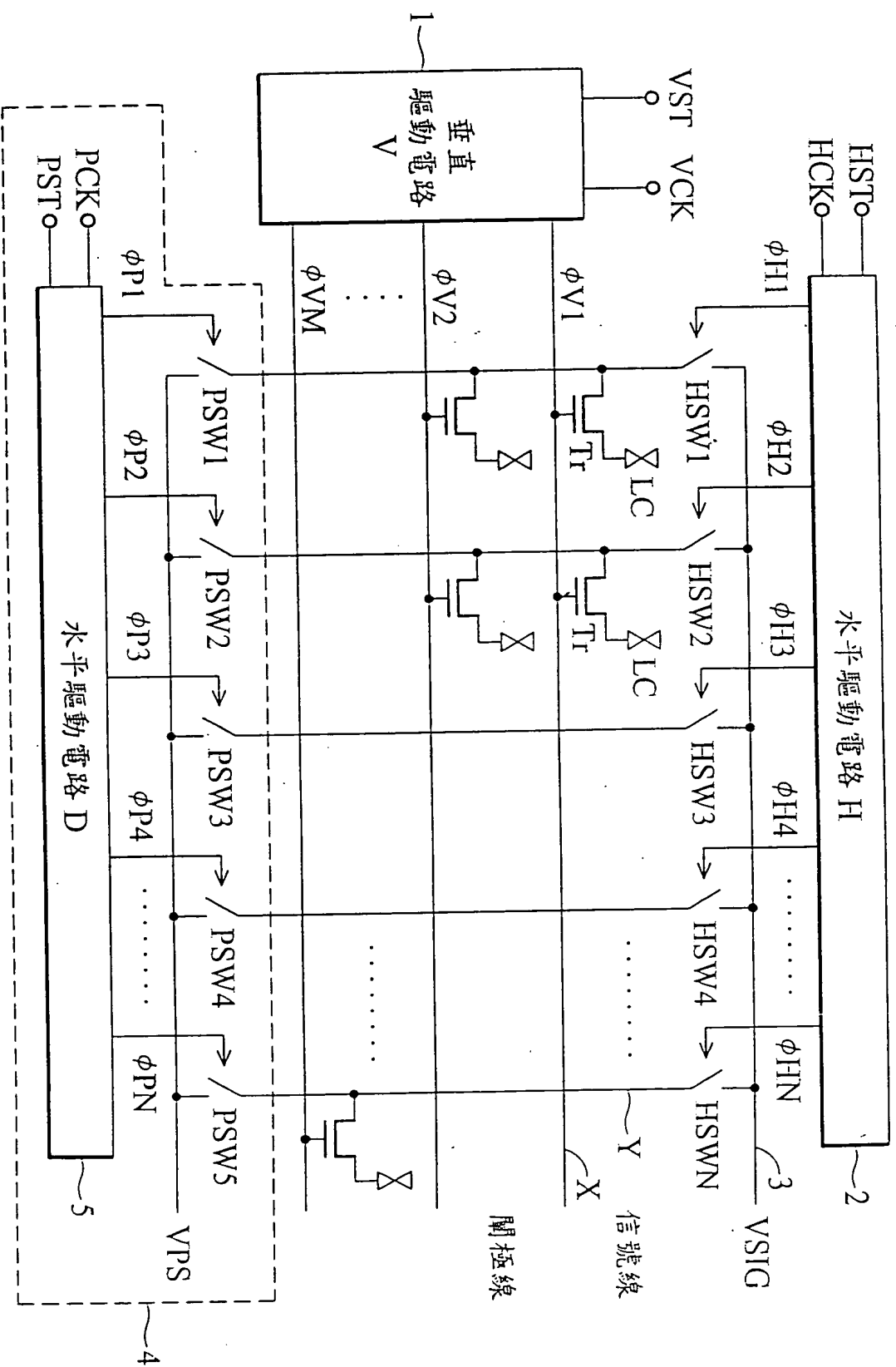
第三電晶體，其具有第一端耦接到上述第一傳輸閘的第二端，第二端耦接到一低電壓源，控制端耦接到上述選擇端；

第二傳輸閘，其具有第一端耦接到上述輸入端，第二端，第一閘極耦接到上述互補選擇端，第二閘極耦接到上述選擇端；以及

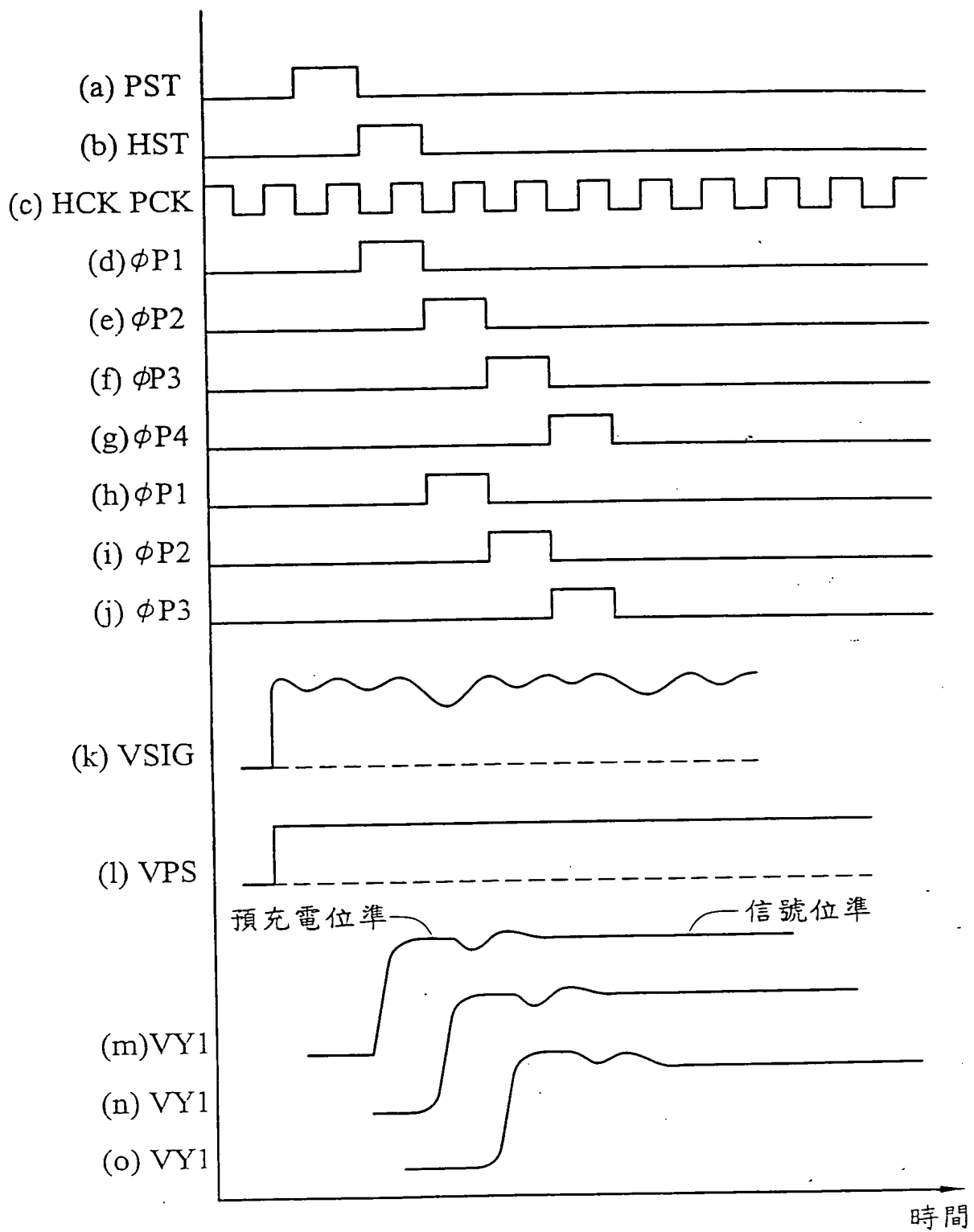
第四電晶體，其具有第一端耦接到上述第二傳輸閘的第二端，第二端耦接到上述低電壓源，控制端耦接到上述互補選擇端。

13. 如專利申請範圍第8項所述之預充電系統，其更包括複數控制電路，上述複數控制電路分別產生上述正預充電信號和上述負預充電信號耦合到對應之複數預充電電路。

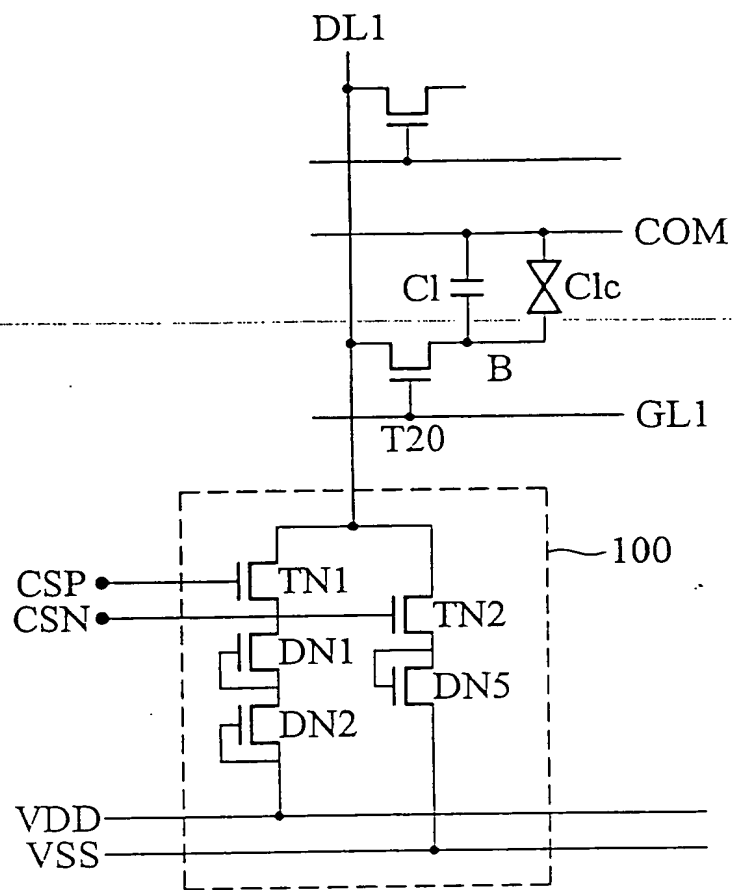




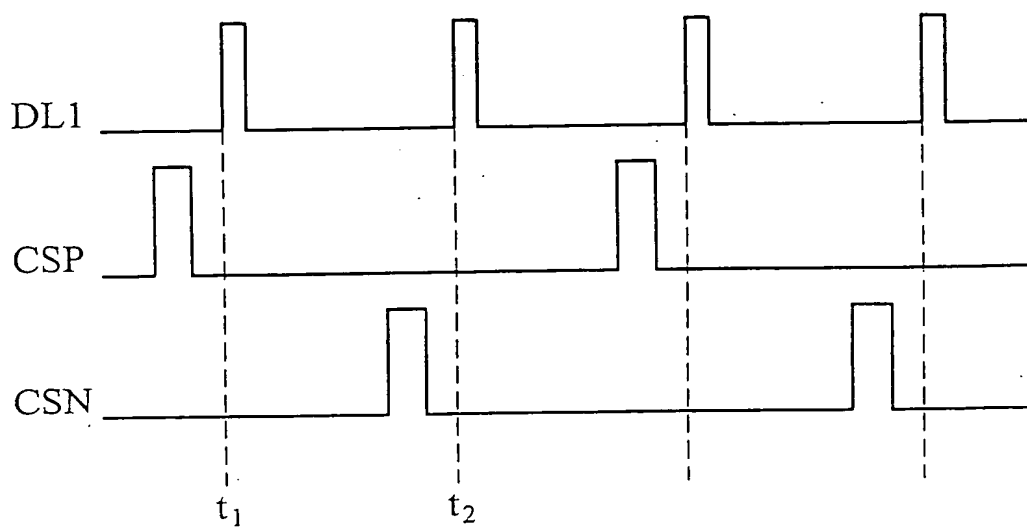
第 1 圖



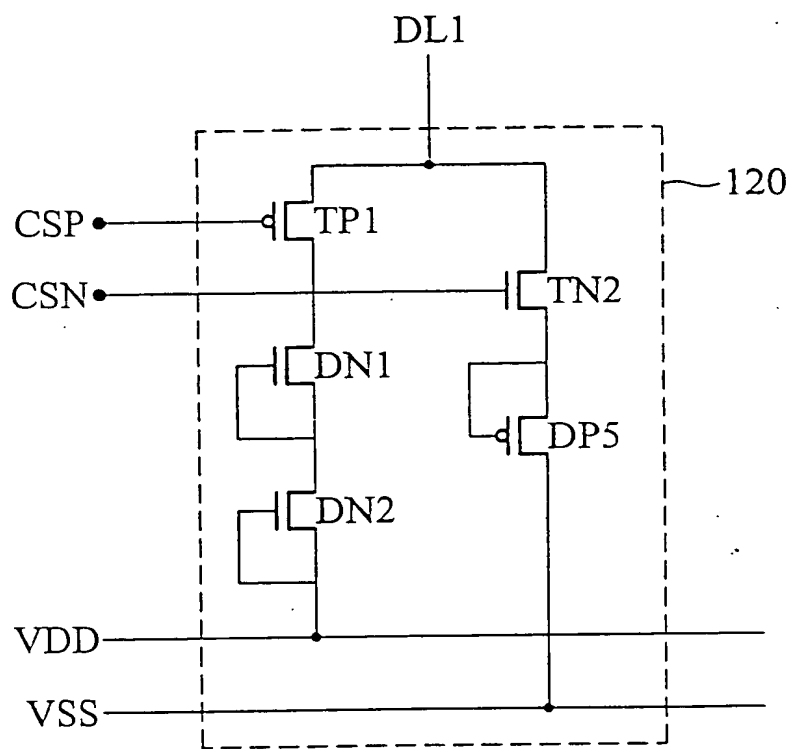
第 2 圖



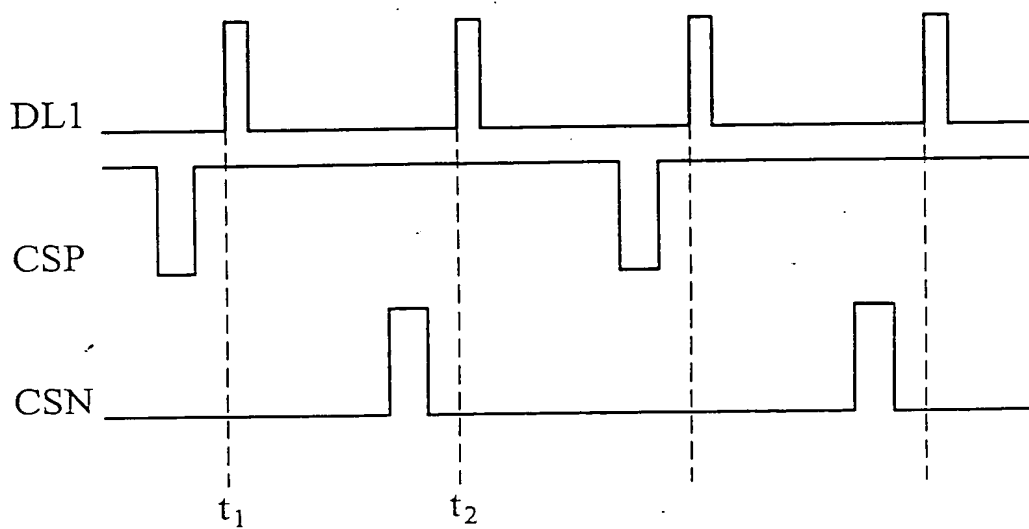
第 3 圖



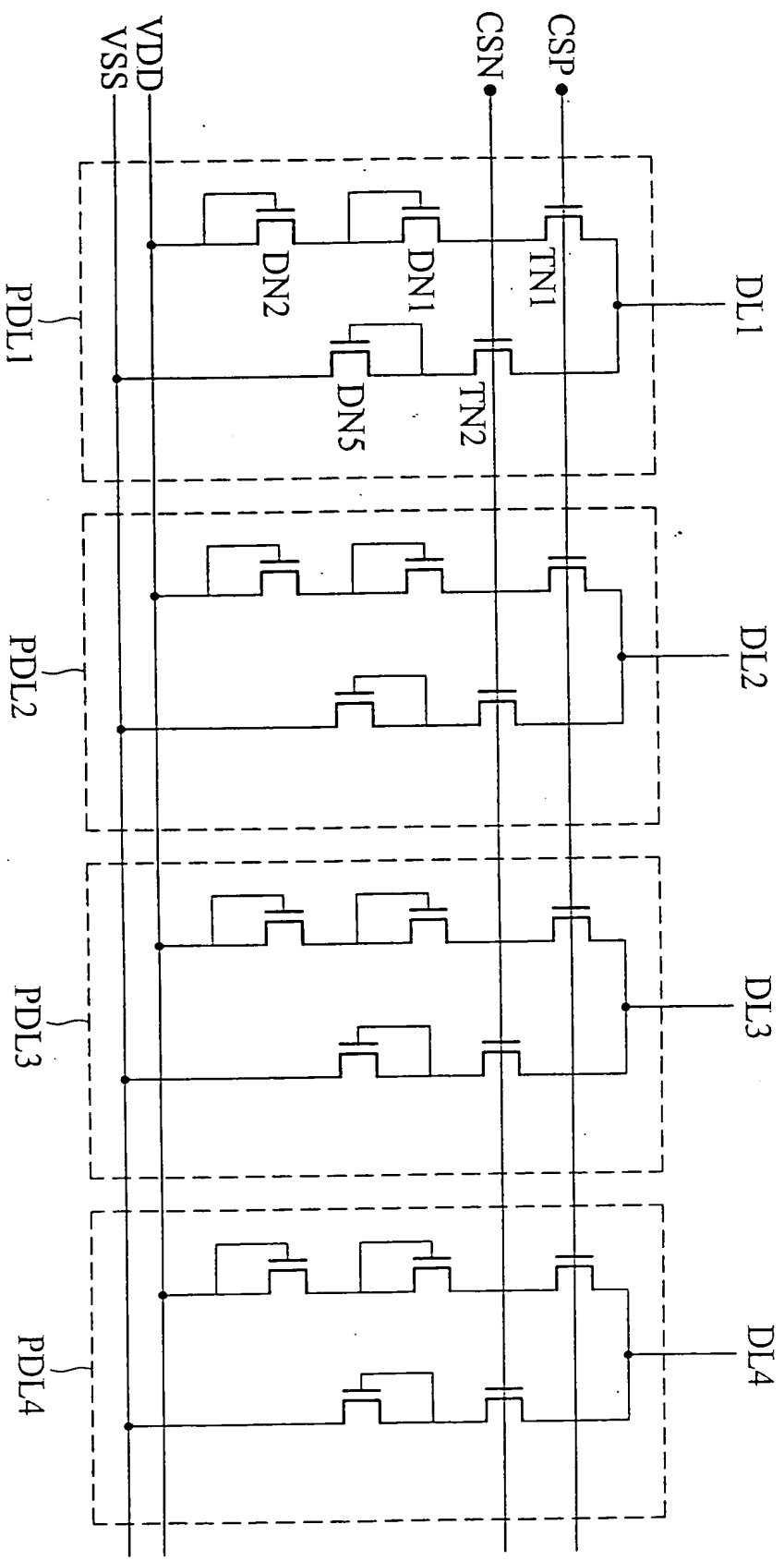
第 4 圖



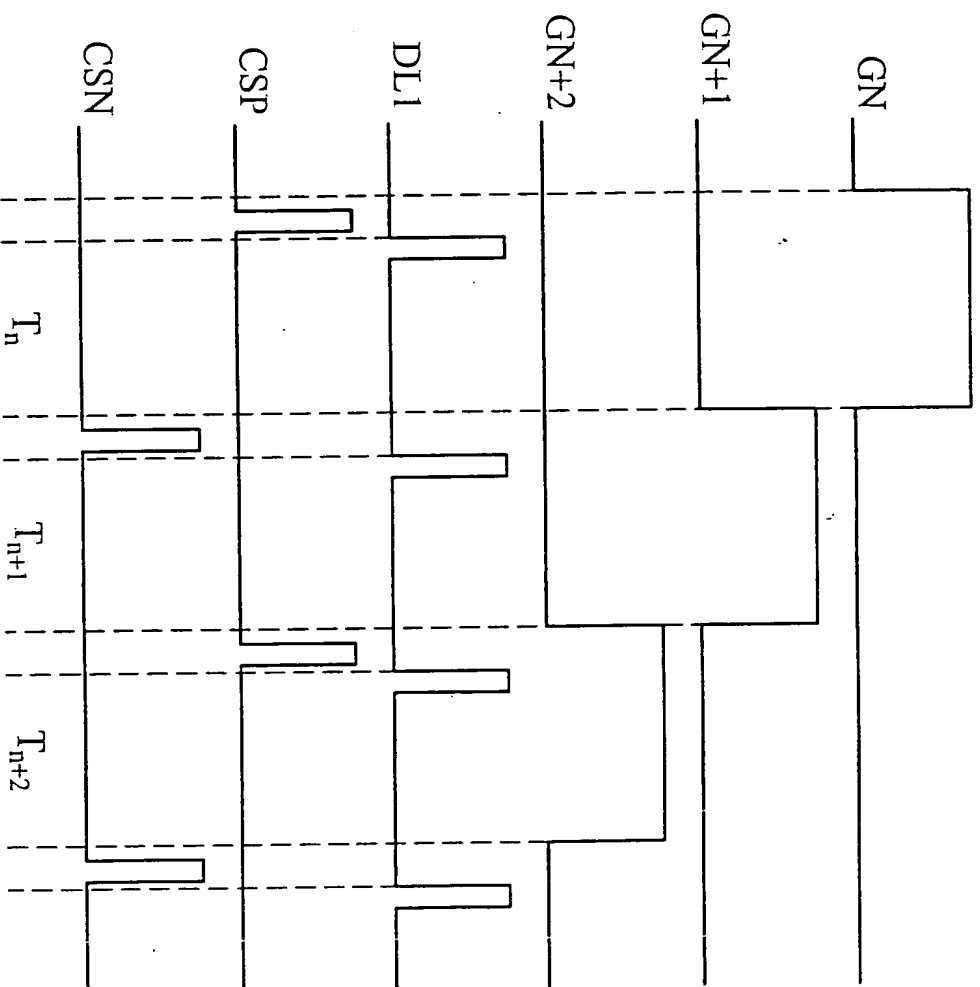
第 5 圖



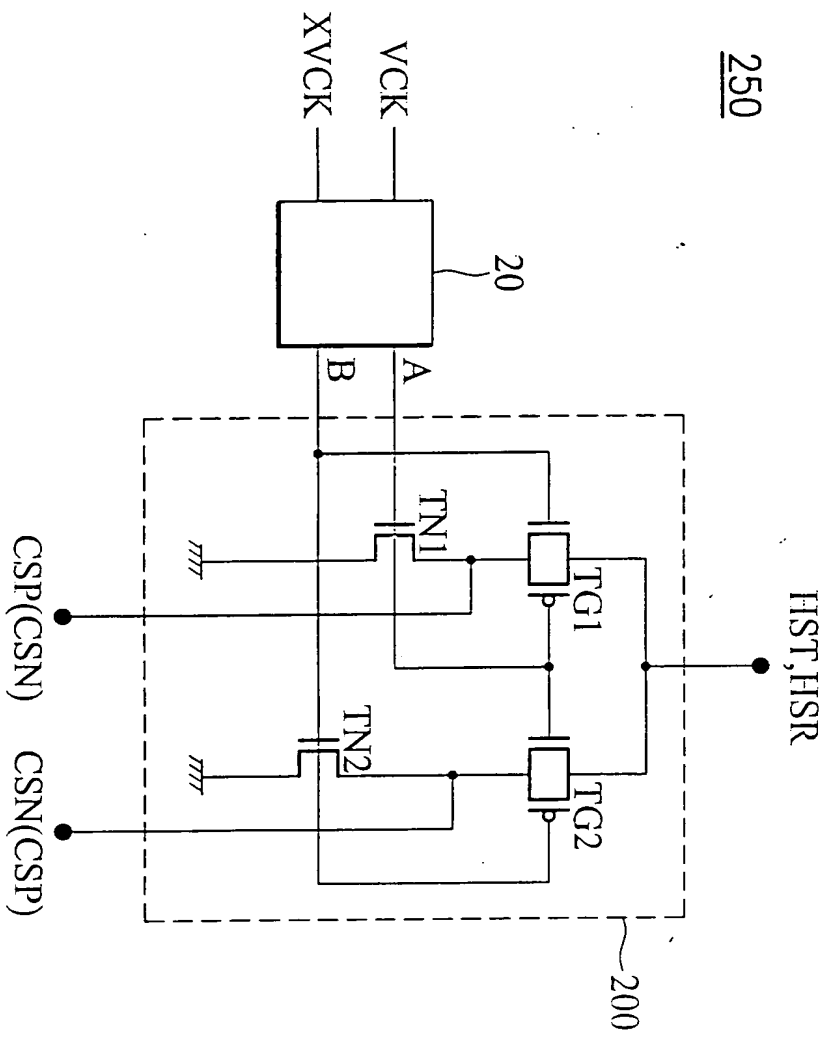
第 6 圖



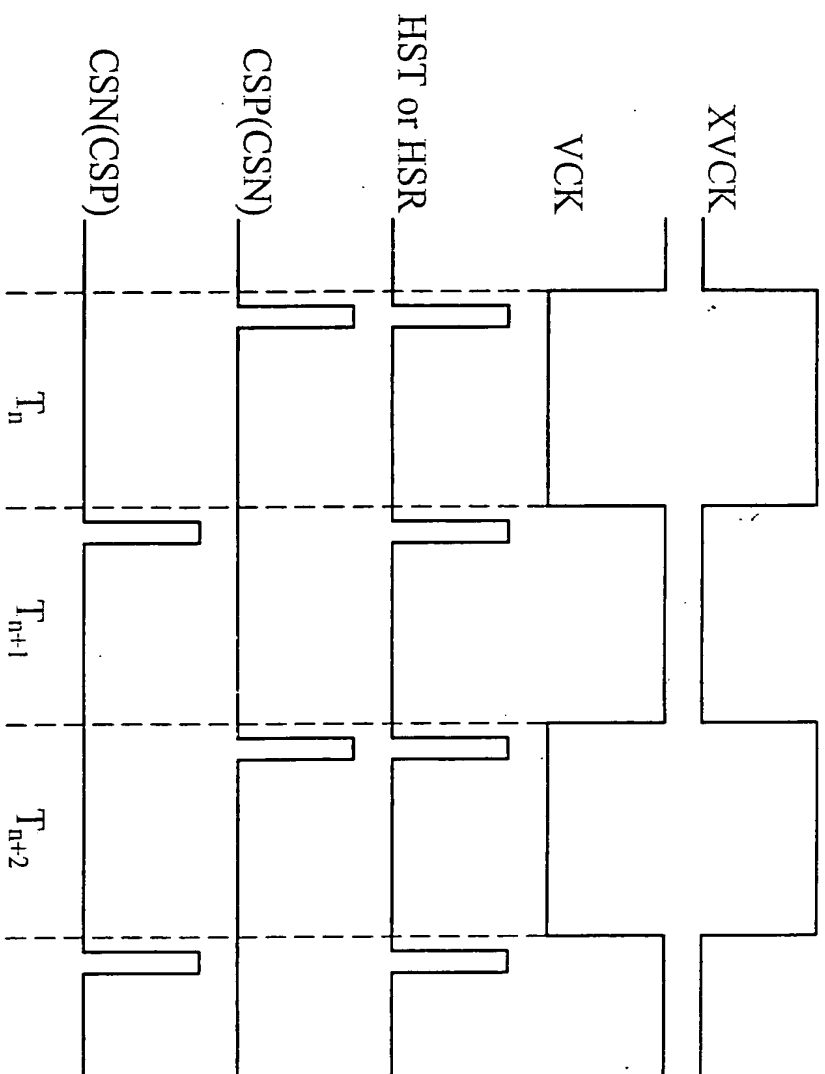
第 7 圖



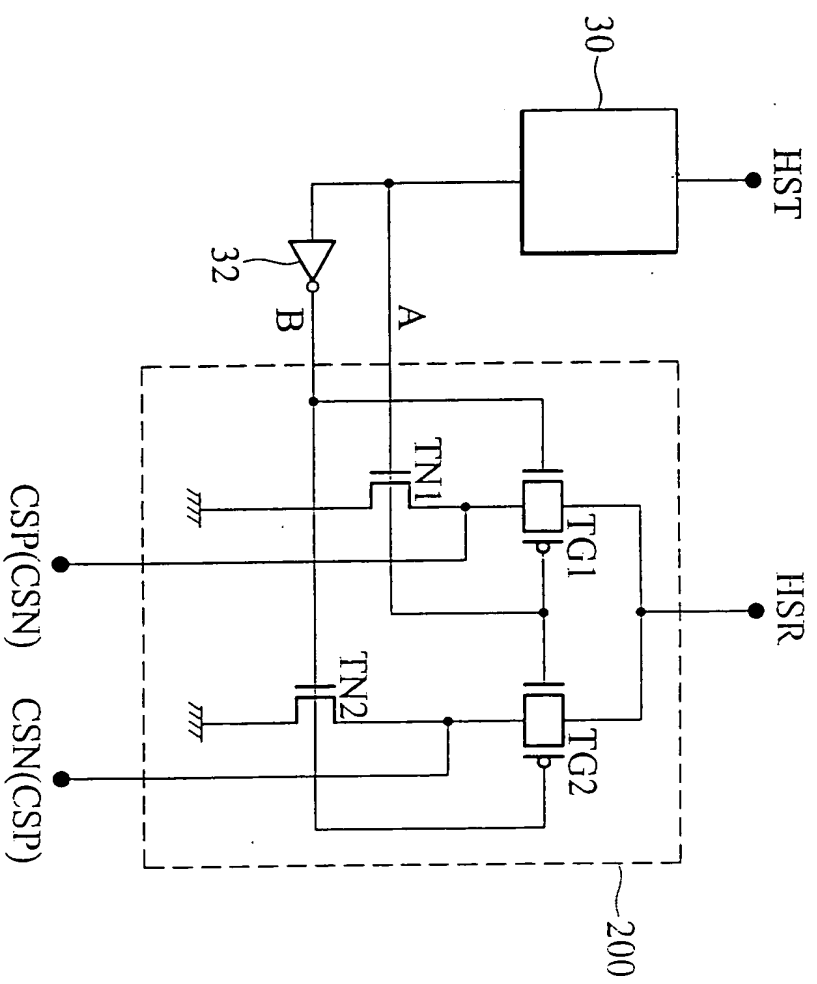
第 8 圖



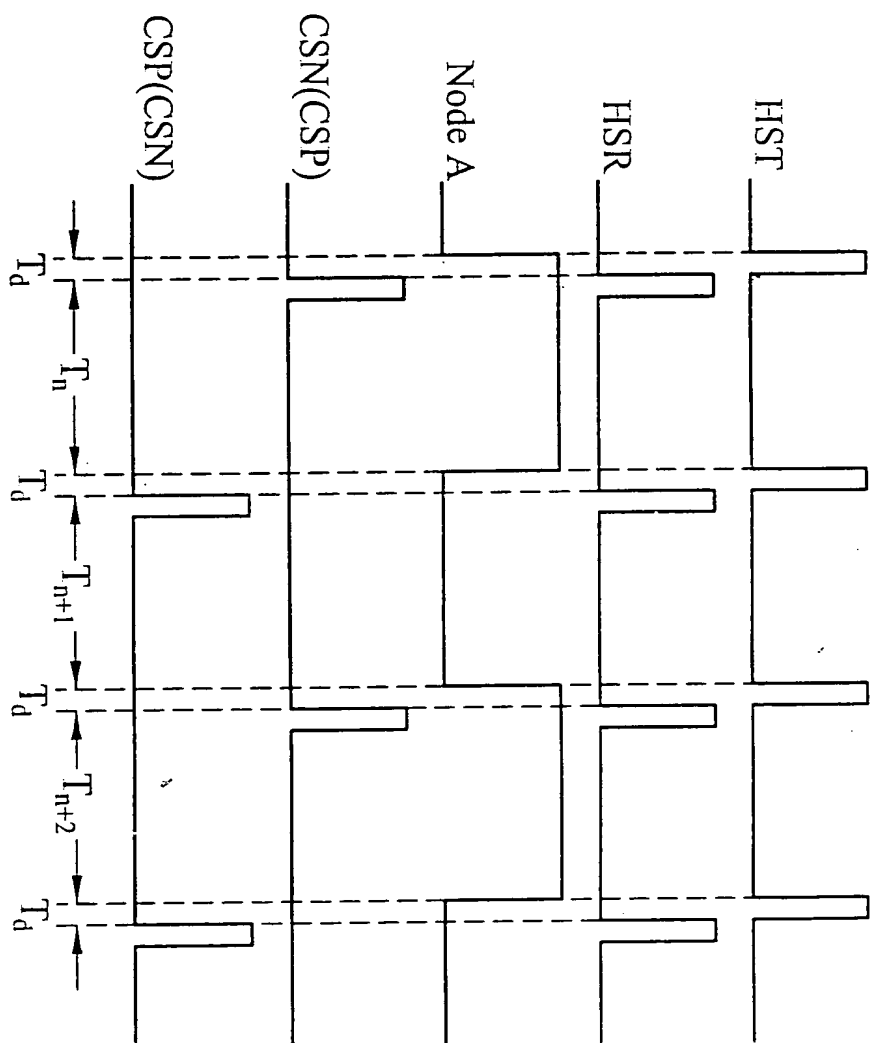
第 9 圖



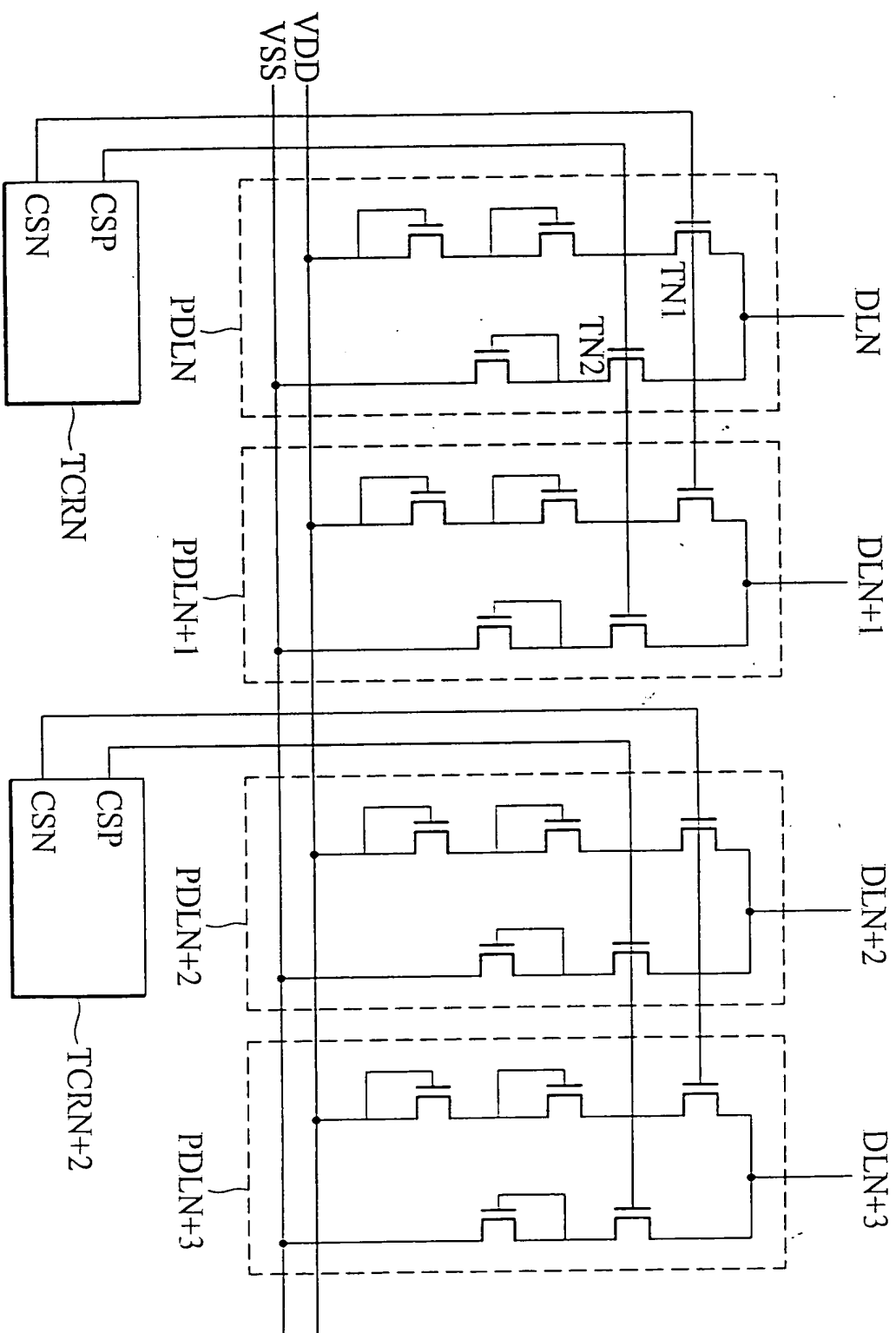
第10圖



第 11 圖



第12圖



第 13 圖

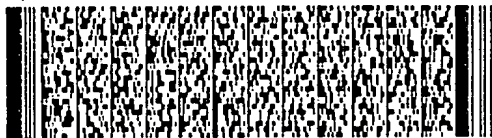
第 1/17 頁



第 2/17 頁



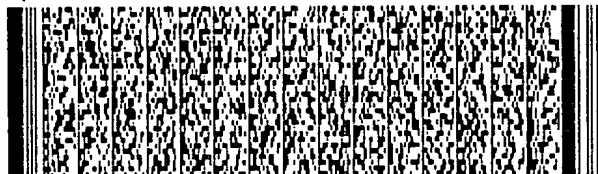
第 3/17 頁



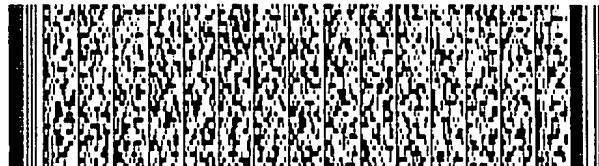
第 4/17 頁



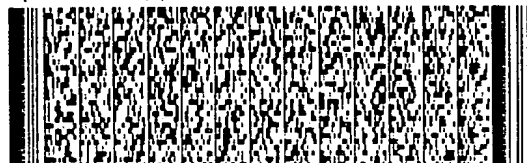
第 5/17 頁



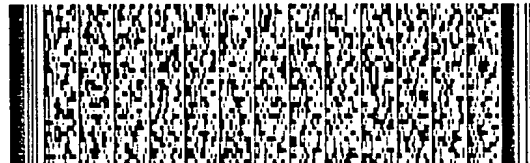
第 5/17 頁



第 6/17 頁



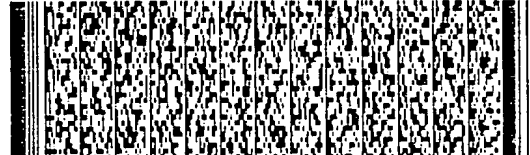
第 6/17 頁



第 7/17 頁



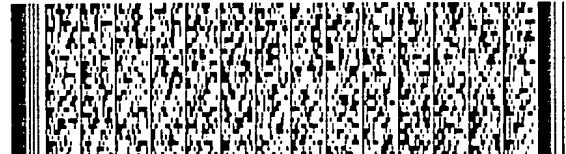
第 7/17 頁



第 8/17 頁



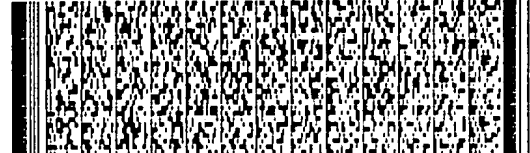
第 8/17 頁



第 9/17 頁



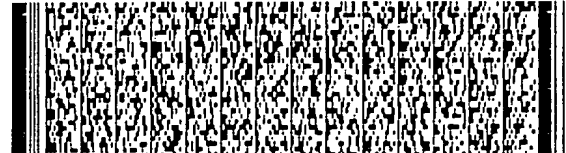
第 9/17 頁



第 10/17 頁



第 10/17 頁

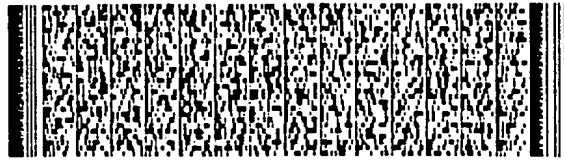


BEST AVAILABLE COPY

第 11/17 頁



第 11/17 頁



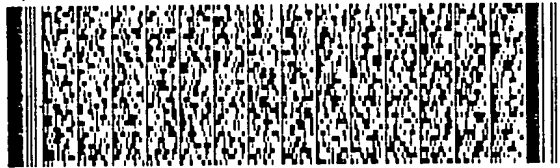
第 12/17 頁



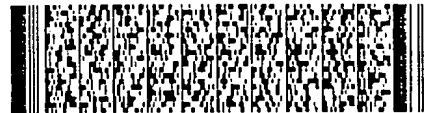
第 12/17 頁



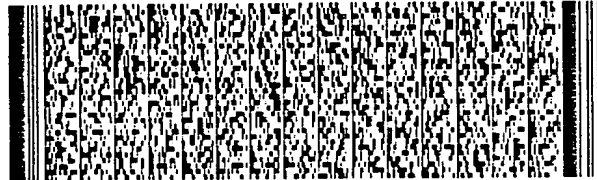
第 13/17 頁



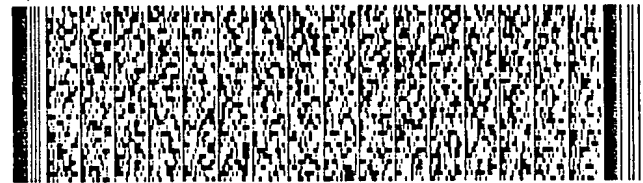
第 14/17 頁



第 15/17 頁



第 16/17 頁



第 17/17 頁

